

1.	Наслов на наставниот предмет	<b>VLSI дизајн</b> VLSI Design		
2.	Код	СОЦД-И-05		
3.	Студиска програма	Систем во чип (ТЕМПУС)		
4.	Организатор на студиската програма (единица, односно институт, катедра, оддел)	Факултет за информатички науки и компјутерско инженерство – ФИНКИ		
5.	Степен (прв, втор, трет циклус)	втор циклус		
6.	Академска година / семестар <b>2 / зимски / изборен</b>	7. Број на ЕКТС кредити <b>6</b>		
8.	Наставник	Доц. Д-р Ласко Баснарков		
9.	Предуслови за запишување на предметот	нема		
10.	Цели на предметната програма (компетенции): По завршувањето на курсот се очекува студентот да дизајнира основни блокови на VLSI кола, да го анализира влијанието на поврзувањето врз перформансите на VLSI колото, да ги анализира колата за сигнализирање и за тајминг.			
11.	Содржина на предметната програма: Основни работни принципи и модели на ниво на коло за полупроводничките уреди и жици. Процес на производство и скалирачки трендови на VLSI. Елементарни градбени блокови – порти, флип-флопови, три-состојбени бафери, мемориски ќелии, итн. Изглед. Тајминг карактеристики. Димензионирање. Sutherland и Sproull. Поврзување: Капацитивна, индуктивна и резистивна паразитност. Конвенции за сигналирање и кола. Конвенции за тајминг и кола.			
12.	Методи на учење: Предавања поддржани со презентации преку слајдови, интерактивни предавања, вежби (користење на опрема и софтверски пакети), тимска работа, пример случаи, поканети гости предавачи, самостојна изработка и одбрана на проектна задача и семинарска работа, учење во електронско опкружување (форуми, консултации).			
13.	Вкупен расположив фонд на време	6 ECTS x 30 часа = 180 часа		
14.	Распределба на расположивото време	30 + 15 + 135 = 180 часа		
15.	Форми на наставните активности	15.1.	Предавања- теоретска настава	30 часови
		15.2.	Вежби (лабораториски, аудиториски), семинари, тимска работа	15 часови
16.	Други форми на активности	16.1.	Проектни задачи	60 часови
		16.2.	Самостојни задачи	25 часови
		16.3.	Домашно учење	50 часови
17.	Начин на оценување			
	17.1.	Тестови	75 бодови	
	17.2.	Семинарска работа/ проект ( презентација: писмена и усна)	15 бодови	
	17.3.	Активност и учество	10 бодови	
18.	Критериуми за оценување (бодови/ оценка)	до 59 бода		5 (пет) (F)
		од 60 до 68 бода		6 (шест) (E)
		од 69 до 76 бода		7 (седум) (D)
		од 77 до 84 бода		8 (осум) (C)
		од 85 до 92 бода		9 (девет) (B)
		од 93 до 100 бода		10 (десет) (A)

19.	Услов за потпис и полагање на завршен испит	реализирани активности 15.1 и 15.2				
20.	Јазик на кој се изведува наставата	македонски и англиски				
	Метод на следење на квалитетот на					
22.	Литература					
	Задолжителна литература					
		Ред. број	Автор	Наслов	Издавач	Година
	22.1.	1.	Wayne Wolf	Modern VLSI Design: IP-Based Design (4th Edition)	Prentice Hall	2008
		2.	Yuan Taur	Fundamentals of Modern VLSI Devices	Cambridge University Press	1998
		3.				
	Дополнителна литература					
		Ред. број	Автор	Наслов	Издавач	Година
	22.2.	1.				
		2.				
	3.					