

### **Дизајнирање на системи на чип (3+2) 6 ECTS**

Модели и методологии на системски дизајн. Рапределба помеѓу хардвер и софтвер. Моделирање и симулација на системи-на-чип Функциско-архитектурен кодизајн Дизајн за базиран на дестинациската платформа Пресликување на архитектура. Верификација на дизајн и тестабилност кај вградливи системи. Систем на чип (SoC) и IP-јадра. Користење на IP-јадра за дизајн на систем-на-чип. Техник за дизајнирање на енергетски ефикасни вградливи системи. Дизајн на комуникациски дел за вградливи компјутерски системи. Синтеза на интерфејс.

**Предуслов:** Јазици за дизајн на хардвер

**Литература:** J. Nurmi, Processor Desig: System-on-Chip Computing for ASICs and FPGAs, Springer, 2007; P. Mishra, N. Dutt, Processor Description Languages, Morgan Kauffman, 2007